

# INTERNATIONAL SEARCH REPORT

International Application No

PCT/FR 00/01494

**A. CLASSIFICATION OF SUBJECT MATTER**  
IPC 7 G06K19/077

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)

IPC 7 G06K

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, WPI Data, PAJ, IBM-TDB, INSPEC

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 98 02921 A (CHEONG NGWE K ;DINGLE BRENDA (US); FAN JOHN C C (US); KOPIN CORP ( ) 22 January 1998 (1998-01-22) cited in the application page 2, line 5 -page 7, line 16 ---	1,15
A	FR 2 752 077 A (SOLAIC SA) 6 February 1998 (1998-02-06) abstract; figure 5 ---	1,15
A	FR 2 756 955 A (SCHLUMBERGER IND SA) 12 June 1998 (1998-06-12) page 6, line 15 -page 10, line 31; figures 1-8 -----	1,15

☐ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

\* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

"&" document member of the same patent family

Date of the actual completion of the international search

4 August 2000

Date of mailing of the international search report

10/08/2000

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Authorized officer

Degraeve, A

# INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/FR 00/01494

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
WO 9802921 A	22-01-1998	US 6027958 A EP 0958607 A	22-02-2000 24-11-1999
FR 2752077 A	06-02-1998	AT 194242 T AU 3944597 A CN 1226986 A DE 69702399 D EP 0917688 A WO 9806063 A	15-07-2000 25-02-1998 25-08-1999 03-08-2000 26-05-1999 12-02-1998
FR 2756955 A	12-06-1998	CN 1240041 A EP 1016036 A WO 9826372 A	29-12-1999 05-07-2000 18-06-1998

**DISPOSITIF ET PROCEDE DE FABRICATION  
DE DISPOSITIFS COMPRENANT AU MOINS UNE PUCE  
MONTÉE SUR UN SUPPORT**

La présente invention concerne un procédé de fabrication de dispositifs composés d'au moins un microcircuit monté sur un support, par exemple pour réaliser une carte à puce.

5 Dans certains domaines, dont celui des cartes à puce, il est nécessaire de réaliser le montage d'un microcircuit ou puce sur un support relativement mince et flexible. Dans le cas de cartes à puce, il est nécessaire d'une part que la présence de la puce  
10 n'occasionne pas une sur-épaisseur au-delà d'un seuil établi par des normes internationales (actuellement fixé à 50  $\mu\text{m}$ ) et d'autre part que le montage de la puce soit suffisamment sûr pour permettre une utilisation durable même lorsque la carte est soumise à des  
15 contraintes de pliage et de torsion relativement élevées.

De manière classique, on évite de créer une sur-épaisseur trop importante en logeant la puce dans une cavité ménagée à cet effet dans l'épaisseur du support.

20 La figure 1 montre schématiquement un exemple connu de montage d'une puce 6 sur un support 2 destiné à constituer une carte à puce. La puce 6 est logée presque intégralement dans une cavité 3 de manière à ce que son épaisseur soit comprise dans celle du support  
25 2. La puce 6 présente un ensemble de plots de connexion 5 sur les bords de sa surface tournée vers l'extérieur de la cavité 3. Ces plots 5 sont reliés à des contacts respectifs 7 du support par des fils 9. Les contacts 7 peuvent être situés au fond de la  
30 cavité, ou à un niveau intermédiaire dans une zone de renforcement 11 autour de la cavité, comme dans

l'exemple illustré. Ces contacts 7 sont à leur tour reliés électriquement à des plages de contact 13 destinées à permettre une connexion ohmique avec un lecteur de cartes. Ces plages de contact 13 sont  
5 logées intégralement dans le renforcement 11 afin que leur épaisseur soit aussi contenue dans celle du support 2.

Pour protéger l'ensemble, on forme un enrobage de matériau protecteur 15 recouvrant toute la zone occupée  
10 par la cavité 3, les fils 9 et une portion des bords internes des plages de contact 11.

Cette technique classique souffre de plusieurs inconvénients. Premièrement, l'opération consistant à relier électriquement les plots de connexion 5 de la  
15 puce 6 aux contacts 7 nécessite l'utilisation de fils 9 très fins et délicats, formant ainsi des points de fragilité. Par ailleurs, les opérations de soudage de ces fils 9 nécessitent un outillage important et un temps non négligeable.

20 Par ailleurs, la formation de la cavité 3 demande une étape d'usinage qui est à la fois coûteuse et fragilisante pour la carte.

Au vu de ces problèmes, la demanderesse propose selon la présente invention un procédé de montage d'au  
25 moins un circuit actif, tel qu'une puce, sur un support permettant de s'affranchir de la nécessité de former une cavité dans le support sans créer pour autant une sur-épaisseur rédhibitoire.

A cette fin, la présente invention propose un  
30 procédé permettant de solidariser à un support une puce réalisée sous forme mince, collée à un substrat. Ce type de puce présente une minceur exceptionnelle, conférant ainsi une certaine souplesse mécanique. La puce est collée sur un substrat au stade de la  
35 fabrication, le substrat servant entre autres pour la

rigidification durant les diverses étapes de la fabrication de la puce. Il existe actuellement sur le marché des puces issues de cette technologie, connue sous le terme de SOI ("silicon on insulator", en anglais) dont l'épaisseur hors tout (substrat du circuit actif plus bossages de connexion) est de l'ordre d'une dizaine de microns. A ce titre, on fait ici référence au document brevet publié sous le numéro WO-A-98/02921 qui expose la technologie permettant de réaliser de telles puces.

Toutefois, la technologie SOI est particulièrement délicate lorsqu'il s'agit de solidariser la puce sur un support. Les techniques utilisées à ce jour comprennent des étapes de manipulation de la puce mince hors de son substrat rigidifiant afin de la positionner et de la solidariser sur des points de connexion du support. Il se pose alors le problème d'une part du décollage de la puce de son substrat et de la manipulation de la puce nue pour la fixer sur son support définitif.

Pour résoudre ce problème, la présente invention propose un procédé de fabrication d'un dispositif comportant un support associé à au moins un microcircuit sous forme de puce, le procédé étant caractérisé en ce qu'il comprend, pour la ou chaque puce, les étapes consistant à :

- prévoir initialement pour ladite puce un ensemble composé d'une puce mince maintenue par une première face solidaire d'un substrat et présentant sur une deuxième face opposée au moins un plot de connexion;

- former, sur une face du support une interface de communication comportant au moins un élément de connexion avec ladite puce ;

- présenter ledit ensemble comprenant la puce et le substrat contre l'interface de communication, avec chaque plot de la puce positionné contre un élément de connexion correspondant de l'interface de communication;

- solidariser chaque plot avec son élément de connexion respectif ; et

- retirer ledit substrat de ladite première face de la puce.

Ainsi, la présente invention permet de manipuler les puces issues de la technologie SOI tout en gardant le substrat initial. Ce substrat est notamment maintenu lorsque la puce est solidarisée à ses éléments de connexion du support. De la sorte, les risques d'endommagement de la puce lors du montage sont réduits au minimum.

L'application du procédé selon l'invention est particulièrement intéressante lorsque l'on souhaite préserver l'avantage de la minceur permise par ces substrats minces en les associant à des supports de faible épaisseur. Ainsi, le procédé selon l'invention permet l'assemblage d'une ou de plusieurs puces minces directement sur la surface du support et d'obtenir ainsi des circuits exploitables minces sans avoir à former de cavité dans le support.

Dans un mode de réalisation préféré, il est également prévu de réaliser l'interface de communication sur une portion de surface située dans le plan général de ladite face du support, c'est-à-dire que l'on forme l'interface de communication en sur-épaisseur sur la surface du support, et donc sans former de renforcement du type illustré à la figure 1.

On obtient alors un dispositif, tel une carte à puce, où tous les éléments rapportés sur le support (interface de communication et puce) sont en surface.

En effet, la présente invention permet d'utiliser des puces de très haut degré de minceur, ce qui autorise une sur-épaisseur admissible pour la métallisation formant l'interface de communication.

5 Dans le cas d'une carte à puce, cette interface de communication peut intégrer des plages de contact pour permettre de relier la carte à un lecteur du type "à contact". Elle peut également être couplée électriquement à une antenne intégrée à la carte pour  
10 former une carte "sans contact", l'échange de signaux avec la puce et éventuellement son alimentation électrique s'opérant par voie hertzienne via l'antenne.

Avantageusement, chaque plot est solidarisé avec son élément de connexion respectif par soudage au moyen  
15 d'un faisceau laser.

Il est notamment possible grâce à l'invention d'agencer le faisceau laser afin qu'il traverse le substrat de l'ensemble substrat et puce. Autrement dit, on irradie les points de soudage (par exemple des  
20 bossages) de la puce à travers le substrat. On remarque à cet effet que les substrats utilisés notamment dans la technologie SOI sont généralement transparents aux longueurs d'onde utilisées pour la soudure par laser, étant généralement à base de verre.  
25 La puce elle-même est transparente à l'épaisseur envisagée.

Dans un mode de réalisation préféré de l'invention, le faisceau laser est transmis par une pluralité de chemins optiques, chacun dirigé vers un  
30 plot respectif de la puce. De la sorte, la soudure de plusieurs points de soudure de la puce peut s'effectuer en parallèle, d'où un gain de temps de fabrication.

De préférence, chaque chemin optique est réalisé par au moins une fibre optique. Les chemins optiques  
35 peuvent, par exemple, être intégrés à l'outil qui

positionne et/ou maintien la puce sur son emplacement à l'interface communication du support.

Selon un mode de réalisation, on réalise chaque plot en un alliage de métaux fusible sous le faisceau laser et/ou on réalise chaque portion d'élément de connexion destiné à être relié à un plot respectif en un matériau fusible sous le faisceau laser.

Cependant, la présente invention permet d'utiliser d'autres techniques pour solidariser la puce sur son élément de connexion respectif, selon la matière respective des plots et éléments de connexion, par exemple :

- par thermo-soudage, ou
- par soudage par ultrasons.

Lorsque la puce est solidarisée sur son support, on peut procéder en outre à une étape de dépôt de couche protectrice sur la puce après le retrait du substrat.

L'invention concerne également un dispositif à puce de circuit intégré, tel qu'une carte à puce, étiquette, etc, comportant un support portant une interface de communication comportant des éléments de connexion reliés aux plots de connexion de la puce. Le dispositif est caractérisé par le fait que la puce est disposée avec sa face avant vers le support, ses plots étant connectés directement aux éléments de connexion de l'interface ; la puce est disposée au-dessus de la surface du support, et l'épaisseur des éléments de connexion et de la puce avec ses plots est inférieure à 50 microns.

D'autres avantages et caractéristiques de l'invention apparaîtront plus clairement à la lecture des modes de réalisation préférés, donnés purement à titre d'exemple illustratif et non limitatif, en référence au dessins annexés dont :



- la figure 1, déjà décrite, est un schéma en coupe montrant le montage d'une puce dans une cavité d'un support selon l'art antérieur ;

5       - la figure 2a est une vue de plan partielle d'un support de carte à puce comportant une interface de communication ;

      - la figure 2b est une vue en coupe selon l'axe II-II' de la figure 2a ;

10       - la figure 3a est une vue de coupe d'un ensemble comportant une puce collée sur son substrat selon la technologie SOI "flip-chip";

      - la figure 3b est une vue en plan d'une plaquette comportant un groupe d'ensembles de la figure 3 avant découpage ;

15       - la figure 4 est une vue en coupe de l'ensemble représenté à la figure 3a positionné sur son support ;

      - la figure 5 représente une étape de soudure de l'ensemble représenté à la figure 3a sur son support ;

20       - la figure 6 représente une étape de soudure de l'ensemble représenté à la figure 3a sur son support selon une variante de la figure 5 ;

      - la figure 7 est une vue de coupe partielle d'un dispositif composé d'une puce montée sur son support à l'issue du procédé selon un mode de réalisation de  
25 l'invention ;

      - la figure 8 est une vue de plan partielle d'un support avec son interface de communication destinée à réaliser une carte à puce sans contact ; et

30       - la figure 9 est une vue en coupe selon l'axe IIX-IIX' de la figure 8 montrant l'étape de solidarisation d'un ensemble comportant une puce collée sur son substrat selon la technologie SOI "flip-chip".

      La figure 2a représente un support 2 qui, dans l'exemple considéré consiste en une carte en plastique  
35 destinée à constituer une carte à puce selon les normes

dimensionnelles établies, par exemple la norme ISO 7810.

A cette fin, on crée à la zone du support 2 destinée à recevoir un microcircuit (désigné ci-après par le terme "puce") un ensemble de plots formant, ou  
5 reliés à une interface de communication 4. Une telle interface de communication 4 peut, selon les cas, servir à :

- relier des entrées et sorties de la puce avec  
10 l'extérieur, notamment les lecteurs de cartes ; et/ou
- assurer les interconnexions nécessaires entre la puce et des éléments réalisés au niveau du support. Ces éléments peuvent être une antenne intégrée au support 2 de manière à constituer une carte dite "carte  
15 sans contact", connue en elle-même, ou d'autres éléments de circuit intégrés à la carte (par exemple une ou plusieurs autres puces), ou encore une source d'alimentation électrique.

Dans l'exemple illustré, l'interface de  
20 communication 4 est formée d'une part de plots d'interconnexion 4a permettant de relier par contact ohmique un équipement extérieur avec la puce et d'autre part de pistes 4b qui relient les plots d'interconnexion à la puce, comme il sera décrit plus  
25 loin.

L'interface de communication 4 est formée sur une portion de surface d'une des faces 2a du support 2 se situant sur le même plan que le reste de cette face 2a, comme le montre la figure 2b. Autrement dit, la  
30 portion de surface contenant l'interface de communication 4 n'est pas en retrait du plan de la face 2a, comme cela serait le cas avec une cavité ou un renforcement. Ainsi, l'interface de communication 4 forme une sur-épaisseur vis-à-vis de la surface 2a du  
35 support 2.

On réalise l'interface de communication 4 selon des techniques qui permettent le dépôt de matériau électriquement conducteur destiné à former cette interface avec une faible épaisseur e1 (figure 2b). A  
5 titre d'exemple, l'épaisseur e1 de l'interface de communication 4 est de l'ordre de 5 à 15 microns.

Plusieurs techniques connues en elles-mêmes peuvent être envisagées pour réaliser cette interface de communication 4. Dans l'exemple, l'interface de  
10 communication 4 est réalisée par impression, au moyen d'une encre conductrice contenant des particules d'argent, de plaques conductrices ayant la configuration préformée des plots 4a et des pistes 4b. On peut également envisager de réaliser l'interface de  
15 communication 4 par métallisation selon des techniques de sérigraphie, de dépôt sous vide, etc. Le matériau conducteur utilisé est typiquement à base de cuivre, de nickel ou d'aluminium. Ce matériau peut être incorporé dans un liant adapté à la technique utilisée.

20 La puce est réalisée selon une technologie permettant d'obtenir un substrat très mince de manière à ce que la puce puisse être déposée sur l'interface de communication 4.

Dans le présent mode de réalisation, le  
25 microcircuit est réalisé selon la technologie SOI c'est-à-dire de silicium sur isolant ("silicon on insulator", en anglais), permettant d'obtenir des puces particulièrement minces. Les aspects spécifiques à cette technologie sont connus, notamment par le  
30 document brevet WO-A-98/02921.

Un exemple d'un ensemble comportant une puce et son substrat selon cette technologie SOI est représenté aux figures 3a et 3b.

La figure 3a est une vue en coupe longitudinale  
35 qui représente une puce 6 montée sur un substrat

isolant 8, dans ce cas du verre. La puce 6 est maintenue solidaire sur le substrat de verre 8 par des plots d'adhésif 10. Ainsi, la puce 6, son substrat isolant 8 et les plots d'adhésif 10 constituent un ensemble, découpé à partir d'une tranche (cf. figure 3b).

Comme le montre plus clairement la figure 3b qui représente une vue de plan d'un ensemble de puces 6 sur le substrat 8, les plots d'adhésif 10 ne retiennent la puce que par les coins de celle-ci. En dehors des bords du substrat de verre 8, chaque plot d'adhésif 10 présente une forme rectangulaire dont les côtés sont tournés de 45° par rapport aux côtés des puces 6, et retient sur le substrat 8 quatre coins regroupés de quatre puces respectives 6. De ce fait, les puces 6 ne sont maintenues sur le substrat de verre 8 que par leurs coins.

La face 6a de la puce 6 à l'opposé de celle 6b en vis-à-vis du substrat du verre 8 comporte une série de bossages conducteurs 12 en légère protubérance de cette face 6a. Les bossages conducteurs 12, connus généralement par le terme anglo-saxon de "bumps", constituent les points d'interconnexion entre les circuits de la puce 6 et l'extérieur. Ces bossages 12 ont une forme généralement ogivale permettant une pénétration dans un matériau en phase ramollie, par exemple par soudure.

Dans l'exemple, une seule puce 6 est destinée à être reçue sur l'interface de communication 4 précitée. La disposition des bossages 12 correspond à celle des pistes conductrices 4b ou d'une portion des plots d'interconnexion 4a.

Chaque puce 6 est alors découpée de l'ensemble de puces avec la portion de substrat de verre 8 et le plot d'adhésif 10 située directement sous la puce 6. On

obtient ainsi un ensemble découpé comportant la puce 6, des portions d'adhésif 10 aux coins de la puce et une portion de substrat de verre 8 sensiblement aux dimensions de la puce (figure 3a).

5        Comme le montre la figure 4, cet ensemble est positionné sur l'interface de communication 4 réalisée sur le support 2, avec les bossages 12 alignés avec les portions des pistes 4b respectives pour réaliser les interconnexions nécessaires.

10        On remarquera que lorsque la puce 6 est positionnée sur son support définitif (qui est ici le support plastique 2 qui constitue le corps de la carte à puce), la face 6a précédemment définie se trouve non plus tournée vers l'extérieur, mais en vis-à-vis de ce  
15 support 2. Autrement dit, elle subit un retournement de 180° entre sa configuration juste après sa fabrication et son positionnement définitif. Cette technique de retournement de la puce 6 par rapport à son substrat d'origine est connu sous le terme anglo-saxon de "flip-chip".  
20

Une fois la puce 6 correctement positionnée, on procède à la fixation des bossages 12 par rapport aux points de connexion respectifs (qui sont ici des portions de pistes 4b).

25        Dans le mode de réalisation préféré de l'invention, cette fixation est réalisée par application d'énergie à travers le substrat 8 d'origine de la puce 6. Cette énergie est fournie par un laser 14 qui transmet un faisceau 16 dirigé contre la face 8a  
30 du substrat tournée vers l'extérieur. Le faisceau 16 traverse toute l'épaisseur du substrat 8 et l'épaisseur de la puce 6 sur un axe contenant un bossage 12, de manière à transférer de l'énergie thermique à celle-ci.

Cette énergie thermique absorbée au niveau du  
35 bossage 12 permet la fusion du bossage 12, celui-ci

étant réalisé dans un alliage de métaux facilement fusible tel que étain, plomb.

Lorsqu'un bossage est ainsi soudé, le laser 14 est déplacé pour se mettre dans l'axe du bossage suivant, et pour procéder au soudage de celui-ci.

Chaque bossage 12 est ainsi soudé par le faisceau laser 16 sur son point de connexion correspondant 4b de l'interface de communication 4.

En variante, il est possible de réaliser des plots de soudure aux points 4b de l'interface de communication 4 destinés à recevoir les bossages respectifs 12. Ces plots sont alors réalisés en un matériau fusible sous l'énergie thermique transférée par le faisceau laser 16, à travers les bossages respectifs 12 pour souder ces derniers.

Dans l'exemple, le verre constitutif du substrat 8 est transparent aux longueurs d'onde des faisceaux lasers habituellement utilisés pour la microsoudure. Il est notamment possible d'utiliser pour la soudure un laser du type YAGNd émettant à une longueur d'onde de 1,06 microns.

Le laser 14 peut être monté sur un robot positionneur 18 permettant d'aligner un faisceau laser 16 successivement avec chaque bossage 12 de la puce 6 maintenue en position sur son support 2.

La figure 6 représente une variante selon laquelle plusieurs soudures de bossages 12 sont réalisées simultanément depuis un laser 14 grâce à un ensemble de chemins optiques 20 transportant chacun un faisceau laser 16 vers des positions respectives en alignement avec un bossage 12. Les chemins optiques 20 peuvent être matérialisés par des fibres optiques. Dans ce cas, au moins une fibre optique est positionnée perpendiculairement en regard de la face 8a du substrat de verre 8 (celle tournée vers l'extérieure en position

d'assemblage) à l'aplomb de chaque bossage 12. L'énergie transmise par les fibres 20 réalise la soudure comme décrit précédemment. La puissance du laser 14 sera adaptée au nombre de chemins optiques  
5 utilisés. Eventuellement, il est possible d'utiliser plusieurs sources laser différentes pour alimenter les chemins optiques.

Les extrémités 20a des fibres peuvent être intégrées à l'outil de positionnement et de maintien de  
10 la puce vis-à-vis du support 2. Les extrémités 20a des fibres sont disposées selon la configuration des bossages 12 à souder sur l'interface de communication 4. Il est possible de prévoir à cet effet un bâti permettant l'assemblage et le soudage de plusieurs  
15 puces 6 sur un même support 2 ou sur différents supports.

Cette variante présente l'avantage de permettre de réaliser toutes les soudures des bossages 12 simultanément.

20 Une fois les soudures réalisées, on retire le substrat de verre 8 de la puce 6. Cette opération peut être réalisée par pelage du substrat 8, la force de maintien des plots d'adhésif 10 étant sensiblement plus faible que celle des soudures des bossages 12 sur  
25 l'interface de connexion.

Il résulte de cette opération que la puce 6 est reliée électriquement et mécaniquement à la surface de support 2. Pour protéger la puce 6, on applique sur la surface exposée 6b de celle-ci une pellicule 22, comme  
30 le montre la figure 7. Cette pellicule 22 peut être réalisée par une simple impression de vernis apte à protéger le circuit des contraintes climatiques et mécaniques. L'étendue de la pellicule 22 peut être limitée de manière à ne pas recouvrir les plots  
35 d'interconnexion 4a afin que ceux-ci puissent assurer

un contact ohmique. Cependant, il est envisageable de former la pellicule 22 sur une plus grande partie du support 2, voire l'intégralité de sa surface, dès lors que l'on prévoit une étape de masquage des plages de contact ohmiques 4a ou de retrait de matériau de la pellicule 22 au niveau de ces plages.

Le premier mode de réalisation est basé sur une carte à puce dite "à contact", en ce sens qu'elle est prévu pour communiquer avec l'extérieur par les plages de contact ohmiques 4a.

Toutefois, le procédé conforme à la présente invention se prête également à la réalisation de cartes dites "sans contact". Ces cartes, utilisées entre autres pour les systèmes de télépéage ou de contrôle d'accès, permettent d'établir une communication à distance par voie hertzienne entre l'extérieur et la ou les puces 6 de la carte.

Un exemple d'une telle carte est représenté à la figure 8. La carte 2 est munie d'une antenne 24 ayant ses extrémités 24a et 24b reliées à des contacts - ici sous forme de bossages 12 - prévus à cet effet sur la puce 6, comme le montre la figure 9.

Dans l'exemple, deux connexions sont réalisées aux deux extrémités 24a et 24b de l'antenne 24 avec deux bossages respectifs 12 sur la face 6a de la puce 6 réalisée en technologie SOI tournée vers le support, comme pour le premier mode de réalisation.

Dans l'exemple, la soudure est réalisée par un faisceau 16 provenant directement d'un laser 14 monté sur un robot positionneur 18, comme décrit précédemment par référence à la figure 5. Il est bien entendu également possible de prévoir un outillage avec plusieurs chemins optiques 20 permettant de réaliser les soudures en parallèle comme décrit par référence à la figure 6.



Les étapes successives à la soudure des bossages 12 avec leurs points de contact respectifs 24a, 24b sont les mêmes que celles décrites précédemment, notamment en ce qui concerne le retrait du substrat de verre 8 et la réalisation de la pellicule protectrice 22.

L'invention est remarquable en ce qu'elle permet de réaliser des ensembles de puce montés sur des supports de très faible épaisseur sans avoir recours à une cavité ou autre renforcement à l'endroit du support destiné à recevoir la puce.

Dans les exemples décrits, basés sur des cartes à puce, il est notamment possible de respecter les normes industrielles ISO 7810 en ce qui concerne la sur-épaisseur maximale admise sur le plan général de la carte (actuellement fixée à 50 microns). En effet, la sur-épaisseur totale due au montage en surface de l'ensemble formant interface de communication 4, puce 6 et pellicule de protection 22 se décompose comme suit :

- épaisseur de la métallisation formant l'interface de communication  $\leq 30 \mu\text{m}$  ;

- épaisseur de la puce 6, issue de la technologie SOI telle que décrite dans le document brevet WO-A-989/02921 =  $10 \mu\text{m}$  ( $5 \mu\text{m}$  pour le circuit actif +  $5 \mu\text{m}$  pour les bossages 12) ;

- épaisseur de la pellicule protectrice = 5 à 15  $\mu\text{m}$ .

La présente invention se prête à de nombreuses variantes.

Aussi, on notera que la puce 6 peut être reliée à d'autres formes de support que le support 2 décrit ci-dessus. Il est en effet tout aussi possible de fixer la puce 6 sur un circuit imprimé simple face (par exemple en rouleau), sur une grille sans diélectrique

ou sur tout autre support apte à intégrer une puce 6  
mécaniquement et électriquement.

Par ailleurs, le champ d'application de  
l'invention s'étend bien au-delà du domaine des cartes  
5 à puce. Elle peut être mise en oeuvre dans tous les  
domaines qui font appel à des circuits actifs montés sur  
des supports, notamment les cartes informatiques, les  
affichages à écran plat, etc...

## REVENDICATIONS

1. Procédé de fabrication d'un dispositif comportant un support (2) associé à au moins un microcircuit sous forme de puce (6), caractérisé en ce qu'il comprend, pour la ou chaque puce, les étapes consistant à :

- prévoir initialement pour ladite puce un ensemble composé d'une puce mince (6) maintenue par une première face (6b) solidaire d'un substrat (8) et présentant sur une deuxième face (6a) opposée au moins plot de connexion (12);

- former, sur une face (2a) du support une interface de communication (4) comportant au moins un élément (4b) de connexion avec ladite puce ;

- présenter ledit ensemble comprenant la puce (6) et le substrat (8) contre l'interface de communication, avec au moins un plot de connexion (12) de la puce positionné contre un élément de connexion correspondant (4b; 24a, 24b) de l'interface de communication;

- solidariser le ou chaque plot avec son élément de connexion respectif ; et

- retirer ledit substrat (8) de ladite première face (6b) de la puce.

2. Procédé selon la revendication 1, caractérisé en ce que l'on réalise l'interface de communication (4) sur une portion de surface dans le plan général de ladite face (2a) du support (2).

3. Procédé selon la revendication 1 ou 2, caractérisé en ce chaque plot (12) est solidarisé avec son élément de connexion respectif (4b; 24a, 24b) par soudage au moyen d'un faisceau laser (16).

4. Procédé selon la revendication 3, caractérisé en ce que le faisceau laser (16) traverse le substrat (8) dudit ensemble (6, 8).

5. Procédé selon la revendication 3 ou 4, caractérisé en ce que le faisceau laser (16) est transmis par une pluralité de chemins optiques (20), chacun dirigé vers un plot respectif (12) de la puce (6).

6. Procédé selon la revendication 5, caractérisé en ce que chaque chemin optique est réalisé par au moins une fibre optique (20).

7. Procédé selon la revendication 5 ou 6, caractérisé en ce que les chemins optiques (20) sont intégrés à un outillage utilisé pour positionner et/ou maintenir ledit ensemble (6, 8) vis-à-vis dudit support (2).

8. Procédé selon l'une quelconque des revendications 3 à 7, caractérisé en ce que l'on réalise chaque plot (12) en un alliage de métaux fusible sous ledit faisceau laser (16).

9. Procédé selon l'une quelconque des revendications 3 à 8, caractérisé en ce que l'on réalise chaque portion d'élément de connexion (4b; 24a, 24b) destiné à être relié à un plot respectif (12) en un matériau fusible sous ledit faisceau laser (16).

10. Procédé selon la revendication 1 ou 2, caractérisé en ce que chaque plot (12) est solidarisé avec son élément de connexion respectif (4b; 24a, 24b) par compression, une force de compression étant appliquée à travers ledit substrat (8) de l'ensemble (6, 8).

11. Procédé selon la revendication 1 ou 2, caractérisé en ce que chaque plot (12) est solidarisé avec son élément de connexion respectif (4b; 24a, 24b) par thermo-soudage.

12. Procédé selon la revendication 1 ou 2, caractérisé en ce que chaque plot (12) est solidarisé avec son élément de connexion respectif (4b; 24a, 24b) par soudage par ultrasons.

5 13. Procédé selon l'une quelconque des revendications 1 à 11, caractérisé en ce qu'il comporte en outre une étape de dépôt de couche protectrice (22) sur ladite puce (6) après le retrait dudit substrat (8).

10 14. Mise en oeuvre du procédé selon l'une quelconque des revendications 1 à 13 pour la fabrication de cartes à puces, ou d'étiquettes électroniques, etc.

15 15. Dispositif à puce de circuit intégré tel qu'une carte à puce (6), étiquette électronique, etc, comportant un support (2) portant une interface de communication (4) comportant des éléments de connexion (4b, 24a, 24b) reliés aux plots de connexion (12) de ladite puce, caractérisé en ce que :

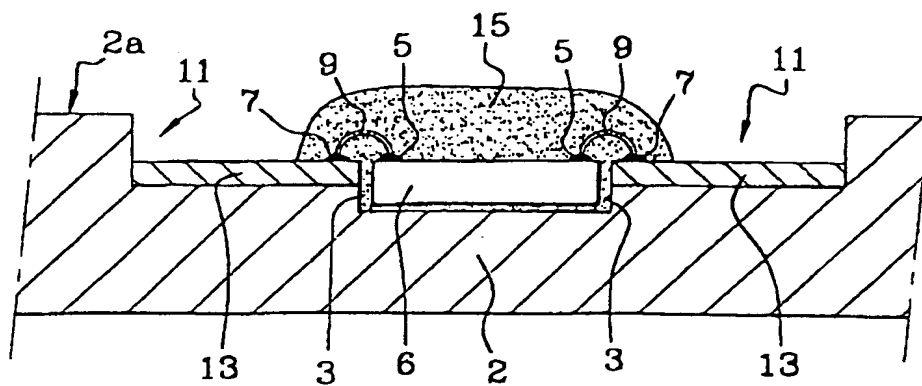
20 - la puce (6) est disposée avec sa face avant vers le support, ses plots (12) étant connectés directement aux éléments de connexion (4b) de l'interface (4) ;

- la puce est disposée au-dessus de la surface du support, et

25 - l'épaisseur des éléments de connexion et de la puce avec ses plots est inférieure à 50 microns.

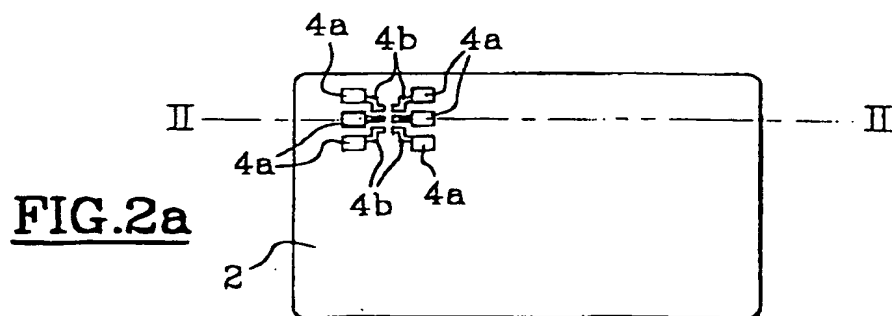
**THIS PAGE BLANK (USPTO)**

1/5

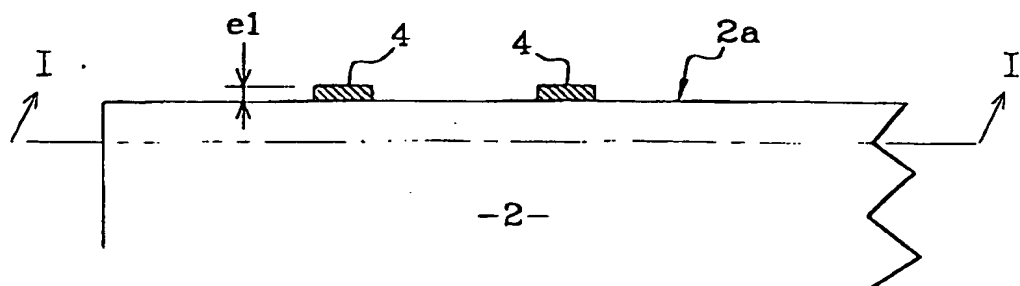


**FIG.1**

ART ANTERIEUR



**FIG.2a**



**FIG.2b**

**THIS PAGE BLANK (USPTO)**



2/5

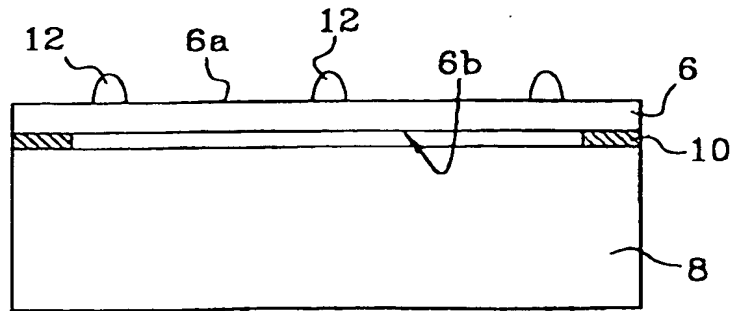


FIG.3a

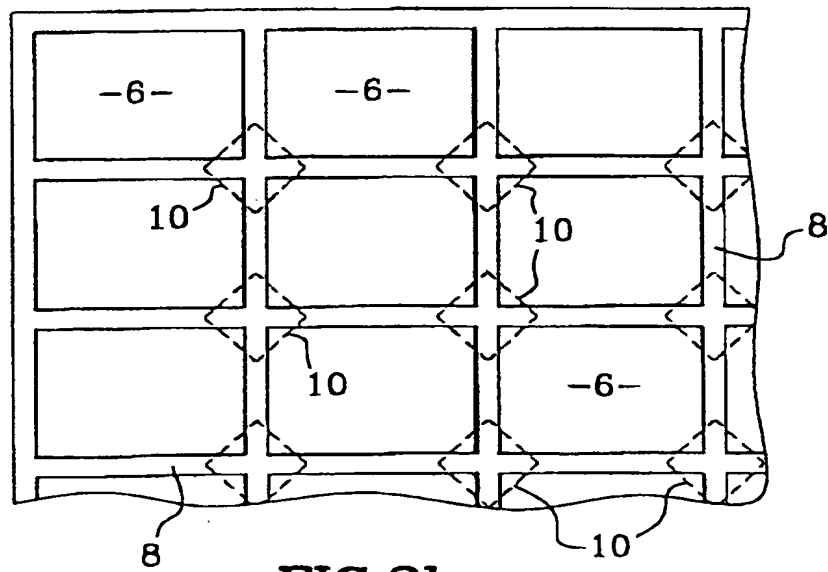
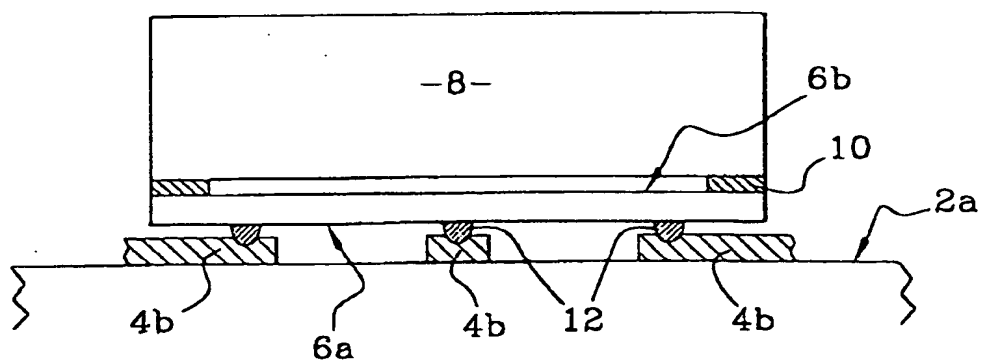
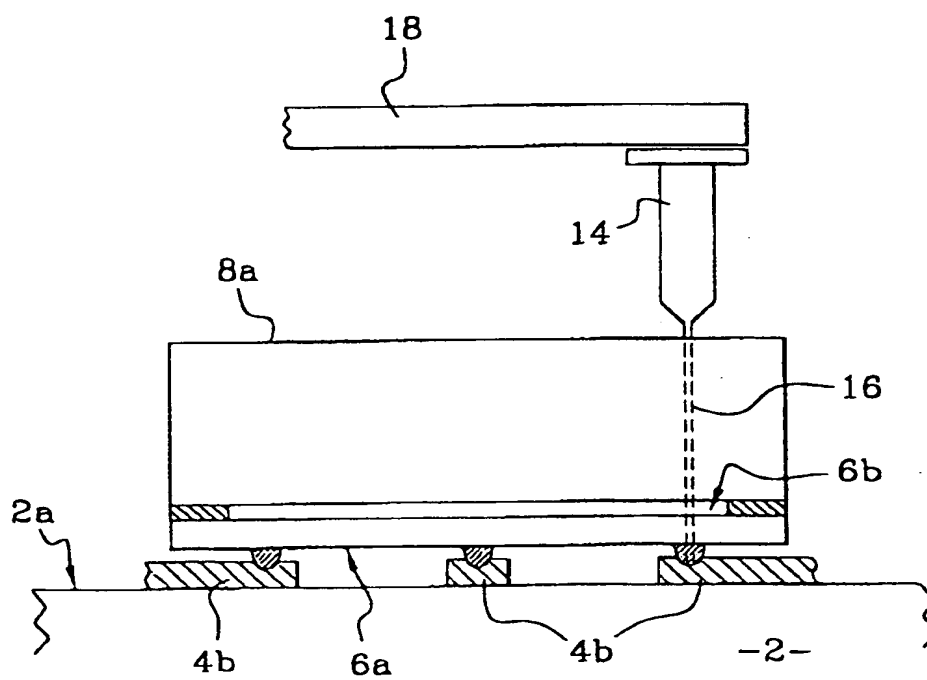


FIG.3b

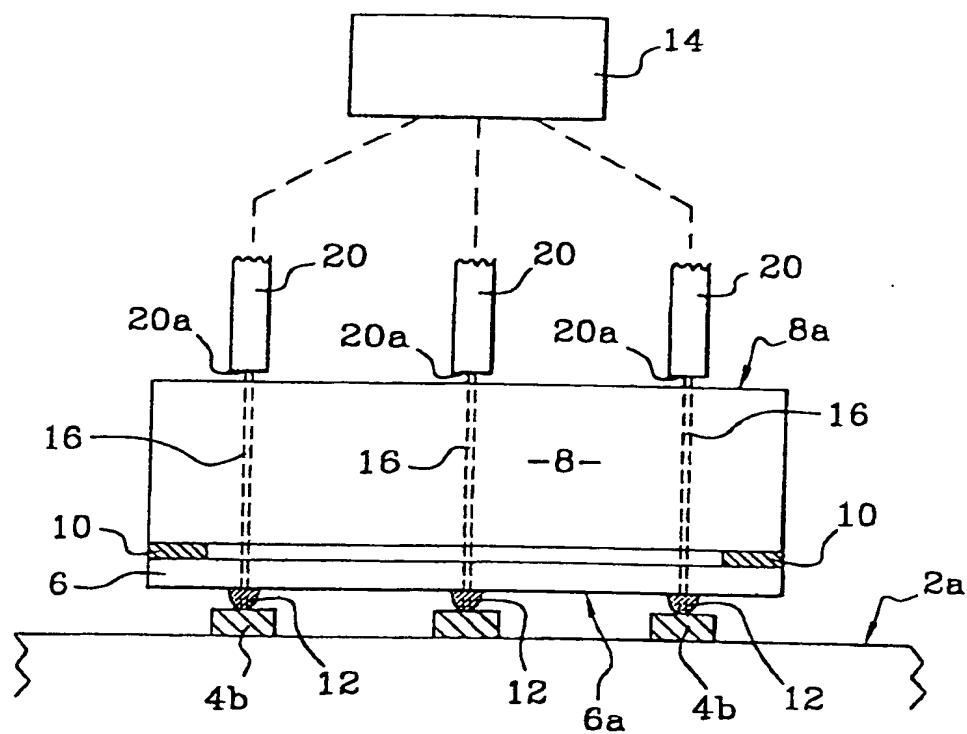
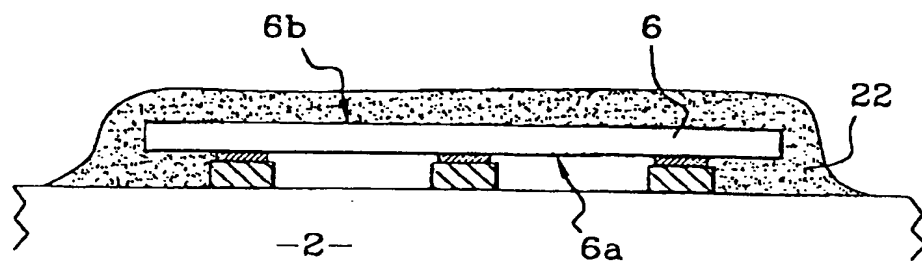
THIS PAGE BLANK (USPTO)

3/5

FIG. 4FIG. 5

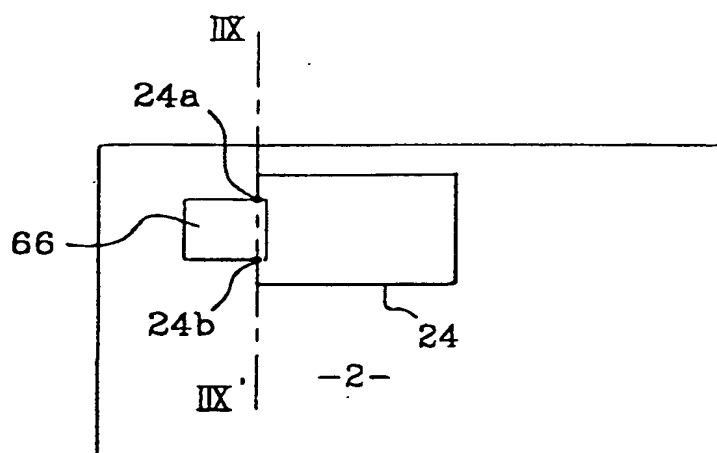
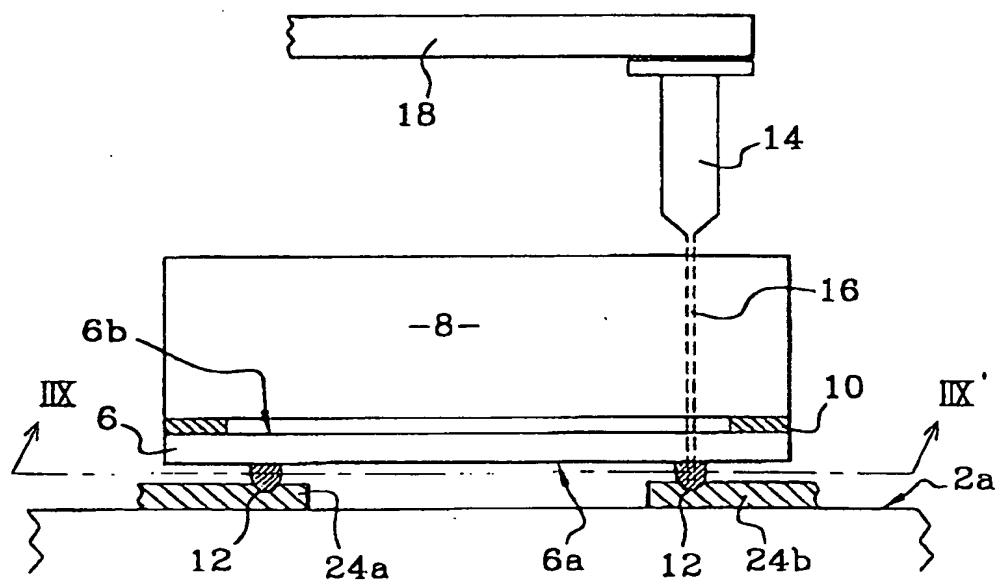
**THIS PAGE BLANK (USPTO)**

4/5

**FIG. 6****FIG. 7**

THIS PAGE BLANK (USPTO)

5/5

FIG. 8FIG. 9

THIS PAGE BLANK (USPTO)